# PATENT ABSTRACTS OF JAPAN

(11) Publication number:

11-221694

(43)Date of publication of application: 17.08.1999

(51)Int.CI.

B23K 35/26

H05K 3/34

H05K 3/34

H05K 3/34

(21)Application number: 10-025998

(71)Applicant: HITACHI LTD

(22)Date of filing:

06.02.1998

(72)Inventor: NAKATSUKA TETSUYA

**ISHIDA TOSHIHARU** 

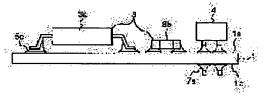
SOGA TASAO

# (54) PACKAGING STRUCTURAL BODY USING LEAD-FREE SOLDER AND PACKAGING METHOD USING THE SAME

## (57)Abstract:

PROBLEM TO BE SOLVED: To improve the reliability of a juncture by connecting electronic parts and insertion parts to both surfaces of an org. substrate by lead-free solder contg. Sn, Bi, Ag, Cu, In at specific ratios and making the solidus temp. of the solder on the front surface higher than the solidus temp, of the solder on the rear surface.

SOLUTION: The electronic parts 3 are reflow soldered to the first surface 1a of the org. substrate 1 by using the lead-free solder 5c for reflow. The lead- free solder 5c for reflow is the solder essentially consisting of Sn and contg., by mass %, 0 to 3 or 50 to 65 Bi, 0.5 to 4 Ag and 0 to 3 in total of Cu or/and In. The insertion parts 4 are inserted from the first surface 1a side and are reflow soldered by using the lead-free solder 5c for flow to the second surface 1b. The lead-free solder 7a for flow is the solder essentially consisting of Sn and contg., by mass %, 0 to 65 Bi, 0.5 to 4 Ag and 0 to 3 in total of Cu or/and In.



# **LEGAL STATUS**

[Date of request for examination]

27.02.2002

[Date of sending the examiner's decision of

27.04.2004

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] .

[Date of requesting appeal against examiner's 27.05.2004 decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## (19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

## (11)特許出願公開番号

# 特開平11-221694

(43)公開日 平成11年(1999)8月17日

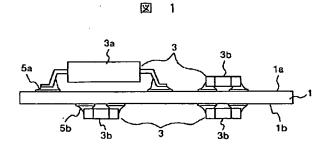
(51) Int.Cl. <sup>6</sup>		識別記号	FI	
B 2 3 K	35/26	3 1 0	B 2 3 K 35/26 3 1 0 A	
H05K	3/34	506	H05K 3/34 506C	
		507	5 0 7 C	
		5 1 2	5 1 2 C	
			審査請求 未請求 請求項の数13 〇L (全	12 頁)
(21)出廢番号	<b>}</b>	特願平10-25998	(71)出願人 000005108 株式会社日立製作所	
(22)出願日		平成10年(1998) 2月6日	東京都千代田区神田駿河台四丁目 6	番地
		•	(72)発明者 中塚 哲也	
			神奈川県横浜市戸塚区吉田町292番5	色株式
			会社日立製作所生産技術研究所内	
*			(72)発明者 石田 寿治	
			神奈川県横浜市戸塚区吉田町292番地	色株式
			会社日立製作所生産技術研究所内	
			(72)発明者 曽我 太佐男	
			神奈川県横浜市戸塚区吉田町292番5	色株式
			会社日立製作所生産技術研究所内	
			(74)代理人 弁理士 高橋 明夫 (外1名)	
	•			

## (54) 【発明の名称】 鉛フリーはんだを用いた実装構造体およびそれを用いた実装方法

## (57)【要約】

【課題】ガラスエポキシ基板等の有機基板の両面に、LSI、チップ部品等の電子部品を、Sn-Ag-Bi系鉛フリーはんだを用いて、ねれ性を著しく低下させることなく、所望の接続強度でもってはんだ付けして接続部の信頼性を向上させた鉛フリーはんだを用いた実装構造体およびそれを用いた実装方法を提供することにある。

【解決手段】本発明は、電子部品を、有機基板の第1面および第2面からなる両面の各々に、Snを主成分とし、Biを〇~65mass%、Agを〇.5~4.〇mass%、Cu若しくは/及びInを合計〇~3.〇mass%含有する鉛フリーはんだによってリフローはんだ付けすることを特徴とする。



#### 【特許請求の範囲】

【請求項1】電子部品を、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体。

【請求項2】第1面における鉛フリーはんだの固相線温度が、第2面における鉛フリーはんだの液相線温度以上である鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に電子部品を接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体。

【請求項3】電子部品を、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有し、第1面における鉛フリーはんだの固相線温度が、第2面における鉛フリーはんだの液相線温度以上である鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体。

【請求項4】電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面に接続して構成し、

電子部品を前記第1面と反対の第2面側から、Snを主成分とし、Biを $0\sim65$  mass%、Agを $0.5\sim4.0$  mass%、Cu だしくは/及びInを合計 $0\sim3.0$  mass%含有する鉛フリーはんだによって有機基板に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体。

【請求項5】電子部品を、Snを主成分とし、Biを3~50mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面に接続して構成し、

装着された電子部品の電極を、前記第1面と反対の第2面側から、Snを主成分とし、Biを3~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有し、液相線温度が前記第1面における鉛フリーはんだの固相線温度以下の鉛フリーはんだによって有機基板に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体。

【請求項6】電子部品を、有機基板の第1面および第2面からなる両面の各々に、Snを主成分とし、BiをO~65mass%、AgをO.5~4.0mass%、Cu若しくは/及びInを合計O~3.0mass%含有する鉛フリーはんだによってリフローはんだ付けする

ことを特徴とする鉛フリーはんだを用いた実装方法。

【請求項7】電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付け工程と、

電子部品を、Snを主成分とし、BiをO~65mass%、AgをO.5~4.0mass%、Cu若しくは /及びInを合計O~3.0mass%合有する鉛フリーはんだによって有機基板の第1面の反対の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

【請求項8】電子部品を、鉛フリーはんだによって有機 基板の第1面にリフローはんだ付けするリフローはんだ 付け工程と、

装着された電子部品の電極に対して、液相線温度が前記 第1面における鉛フリーはんだの固相線温度以下の鉛フ リーはんだによって有機基板の第1面の反対の第2面側 からフローはんだ付けするフローはんだ付け工程とを有 することを特徴とする鉛フリーはんだを用いた実装方 法。

【請求項9】電子部品を、Snを主成分とし、Biを3~50mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付け工程と、

装着された電子部品の電極に対して、Snを主成分とし、Biを3~65mass%、Agを0.5~4.0 mass%、Cu若しくは/及びInを合計0~3.0 mass%含有し、液相線温度が前記第1面における鉛フリーはんだの固相線温度以下の鉛フリーはんだによって有機基板の第1面の反対の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

【請求項10】電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及び1nを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面および該第1面の反対の第2面、クローはんだ付けするリフローはんだ付け工程と、第2面への電子部品をカバーで保護し、装着された電子部品の電極に対して、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第2面側からフローはんだ付けするフローはんだけけ工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

【請求項11】電子部品を、Snを主成分とし、Biを 0~3mass%または50~65mass%、Agを O. 5~4. Omass%、Cu若しくは/及びInを合計O~3. Omass%合有する鉛フリーはんだによって有機基板の第2面にリフローはんだ付けし、更に電子部品を、Snを主成分とし、Biを3~5 Omass%、AgをO. 5~4. Omass%、Cu若しくは/及びInを合計O~3. Omass%含有する鉛フリーはんだによって前記第2面と反対の第1面にリフローはんだ付けするリフローはんだ付け工程と、

第2面への電子部品をカバーで保護し、装着された電子部品の電極に対して、Snを主成分とし、Biを3~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

【請求項12】電子部品を、Snを主成分とし、Biを3~50mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第2面にリフローはんだ付けし、更に電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって前記第2面と反対の第1面にリフローはんだ付けするリフローはんだ付け工程と、

第2面への電子部品をカバーで保護し、装着された電子部品の電極に対して、Snを主成分とし、Biを3~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%合有し、液相線温度が前記第1面へのリフロー用鉛フリーはんだの固相線温度以上の鉛フリーはんだによって有機基板の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

【請求項13】電子部品を、Snを主成分とし、Biを3~50mass%、Agを0、5~4、0mass%、Cu若しくは/及びInを合計0~3、0mass%含有する鉛フリーはんだによって有機基板の第1面および該第1面の反対の第2面にリフローはんだ付けするフローはんだ付け工程と、

第2面への電子部品をカパーで保護し、装着された電子部品の電極に対して、Snを主成分とし、Biを3~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有し、液相線温度が前記第1面へのリフロー用鉛フリーはんだの固相線温度以上の鉛フリーはんだによって有機基板の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法。

### 【発明の詳細な説明】

#### [0001]

【発明の属する技術分野】本発明は、LSI、部品等の電子部品を、Sn-Ag-(BiまたはCu若しくは!n等)の3元系鉛フリーはんだを用いてリフロー又は/及びフローはんだ付けして有機基板に接続して構成する鉛フリーはんだを用いた実装構造体およびそれを用いた実装方法に関する。

#### [0002]

【従来の技術】一般に使用されているプリント基板材質はガラスエポキシ製である。ガラスエポキシ基板の耐熱温度はリフロー炉を用いた場合、通常220℃~235℃である。これに使用する接続用はんだは、Sn-37mass%Pb(以下Sn-37Pbと略す)共晶はた(融点183℃)、若しくは共晶近傍の組成のはんだが使用されており、融点は183℃付近であるので充分を決しているガラスエポキシ基板の耐熱温度以下で充分な接続がなされてきた。また、最温での信頼性は最高150℃まで保証できた。しかし、最近米国では電子部品のなんだに含まれる鉛(以下Pbと記す)が酸性雨とのはんだに含まれる鉛(以下Pbと記す)が酸性雨とのはんだに含まれる鉛(以下Pbと記す)が酸性雨とのはんだに含まれる鉛(以下Pbと記す)が酸性雨と人体に悪影響を及ぼすことが公表されている。

#### [0003]

【発明が解決しようとする課題】そこで、このSn-P b系はんだに代わるPbフリーはんだ合金としてSnー Ag-Bi3元系をベースとしたものが有力候補として クローズアップされている。その理由には、既にPbフ リーはんだでは、2元系まで拡張して組成が検討された 上で、Snー3. 5mass%Ag (融点221℃)、 Sn-5mass%Sb (融点199℃) などが使用実 績があるが、Sn-37Pbと比較して融点が高すぎる ため、ガラスエポキシ基板のはんだ付けには使用が困難 であるということ、また、Sn-9mass%Zn (融 点199°C) は融点は下がるがはんだ表面が著しく酸化 されやすくCu、Ni等の電極に対するねれ性がSn-Ag、SnーSb系はんだに比較して著しく低下するた め使用が困難であるということ、Sn-58mass% Bi (融点138℃) は材料自体が硬く脆いため信頼性 に問題があり使用が困難であるということ、Sn-52 mass%In (融点117℃) はSn-37Pbと比 較して融点が低すぎるため、接続部髙温強度が低下する こと、が問題となるが、Sn-Ag-Bi3元系まで拡 張すれば、前記の2元系の場合よりも融点を183℃ (Sn-37Pbの融点)に近づけることができるため である。

【0004】ところが、この3元系において融点を183℃に近いものを探索すると、完全な共晶組成を得ることは出来ず、183℃より低い固相線温度と183℃より高い液相線温度を持った(固液共存温度を持った)組成となってしまう。そのため、リフローはんだ付けによ

り部品を接続した後、フローはんだ付けする際、接続された部品は一般的には、ガラスエポキシ基板と熱容量が 異なるため、リフローまたはフローはんだ付け後、基板 の自然空冷による冷却時に、部品と基板で温度の下が異なり、接続部はんだ内に大きな温度勾配ができて しまう。そのため、はんだの凝固の際、広い固液共存温 度幅を持ったはんだの場合、温度の高いほうへ低融点の 相(Biが多く含まれた硬くて脆い相)を偏析させ、凝 固を完了した後のリフローはんだ付け部品の接続強度低 下を起こしやすい。従って、広い固液共存温度幅を持っ たはんだでリフローはんだ付けした後リフローまたはフローはんだ付けする場合、リフロー用のはんだは液相が でないようにしなくてはならない。

【0005】本発明の目的は、上記課題を解決すべく、ガラスエポキシ基板等の有機基板の両面に、LSI、チップ部品等の電子部品を、Sn-Agー(Biおよび/または(Cu若しくはIn等))系鉛フリーはんだを用いて、ねれ性を著しく低下させることなく、所望の接続強度でもってはんだ付けして接続部の信頼性を向上させた鉛フリーはんだを用いた実装構造体を提供することにある。また、本発明の他の目的は、ガラスエポキシ基板等の有機基板の両面に、LSI、チップ部品等の電子には「n等))系鉛フリーはんだを用いて、ねれ性を著いはIn等))系鉛フリーはんだを用いて、ねれ性を著しく低下させることなく、所望の接続強度でもってはんだ付けして接続部の信頼性を向上させることができるようにした鉛フリーはんだを用いた実装方法を提供することにある。

## [0006]

【課題を解決するための手段】上記目的を達成するために、本発明は、電子部品を、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体である。また本発明は、第1面における鉛フリーはんだの液相線温度が、第2面における鉛フリーはんだの液相線温度が、第2面における鉛フリーはんだの液相線温度以上である鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に電子部品を接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体である。

【0007】また本発明は、電子部品を、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有し、第1面における鉛フリーはんだの液相線温度が、第2面における鉛フリーはんだの液相線温度以上である鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に接続して構成したことを特徴とする鉛フリーはんだを用いた実装構造体で

ある。

【0008】また本発明は、電子部品を、Snを主成分 とし、Biを0~3mass%または50~65mas s%、Agを0. 5~4. Omass%、Cu若しくは /及びInを合計O~3. Omass%含有する鉛フリ 一はんだによって有機基板の第1面に接続して構成し、 電子部品を前記第1面と反対の第2面側から、Snを主 成分とし、Biを0~65mass%、Agを0.5~ 4. Omass%、Cu若しくは/及びInを合計O~ 3. Omass%含有する鉛フリーはんだによって有機 基板に接続して構成したことを特徴とする鉛フリーはん だを用いた実装構造体である。また本発明は、電子部品 を、Snを主成分とし、Biを3~50mass%、A gを0.5~4.0mass%、Cu若しくは/及びI nを合計0~3. Omass%含有する鉛フリーはんだ によって有機基板の第1面に接続して構成し、装着され た電子部品の電極を、前記第1面と反対の第2面側か ら、Snを主成分とし、Biを3~65mass%、A gを0.5~4.0mass%、Cu若しくは/及びI nを合計O~3. Omass%含有し、液相線温度が前 記第1面における鉛フリーはんだの固相線温度以下の鉛 フリーはんだによって有機基板に接続して構成したこと を特徴とする鉛フリーはんだを用いた実装構造体であ

【0009】また本発明は、電子部品を、有機基板の第1面および第2面からなる両面の各々に、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによってリフローはんだ付けすることを特徴とする鉛フリーはんだを用いた実装方法である。

【0010】また本発明は、電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付け工程と、電子部品を、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面の反対の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法である。

【0011】また本発明は、電子部品を、鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付け工程と、装着された電子部品の電極に対して、液相線温度が前記第1面における鉛フリーはんだの固相線温度以下の鉛フリーはんだによって有機基板の第1面の反対の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フ

リーはんだを用いた実装方法である。

【OO12】また本発明は、電子部品を、Snを主成分とし、Biを3~50mass%、AgをO.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%合有する鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付けするリフローはんだ付けまるリンローはんだ付けまるの電極に対して、Snを主成分とし、Biを3~65mass%、AgをO.5~4.0mass%。Cu若しくは/及びInを合計0~3.0mass%合有し、液相線温度が前記第1面における鉛フリーはんだの固相線温度以下の鉛フリーはんだけるコローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法である。

【0013】また本発明は、電子部品を、Snを主成分とし、Biを0~3mass%または50~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%含有する鉛フリーはんだによって有機基板の第1面および該第1面の反対の第2面にリフローはんだ付けするリフローはんだ付けするリフローはんだ付け工程と、第2面への電子部品をカバーで保護し、装着された電子部品の電極に対して、Snを主成分とし、Biを0~65mass%、Agを0.5~4.0mass%、Cu若しくは/及びInを合計0~3.0mass%、Cu若しくは/及びInを合計0~3.0mass%。Cu若しくは/及びInを合計0~3.0mass%合有する鉛フリーはんだによって有機基板の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法である。

【0014】また本発明は、電子部品を、Snを主成分 とし、Biを0~3mass%または50~65mas s%、AgをO. 5~4. Omass%、Cu若しくは /及びInを合計0~3.0mass%含有する鉛フリ 一はんだによって有機基板の第2面にリフローはんだ付 けし、更に電子部品を、Snを主成分とし、Biを3~ 50mass%、Agを0.5~4.0mass%、C u若しくは/及びInを合計0~3. Omass%含有 する鉛フリーはんだによって前記第2面と反対の第1面 にリフローはんだ付けするリフローはんだ付け工程と、 第2面への電子部品をカバーで保護し、装着された電子 部品の電極に対して、Snを主成分とし、Biを3~6 5mass%, Ag&O. 5~4. 0mass%, Cu 若しくは/及びInを合計0~3.0mass%含有す る鉛フリーはんだによって有機基板の第2面側からフロ 一はんだ付けするフローはんだ付け工程とを有すること を特徴とする鉛フリーはんだを用いた実装方法である。 また本発明は、電子部品を、Snを主成分とし、Biを 3~50mass%、Agを0. 5~4. 0mass %、Cu若しくは/及びinを合計0~3. Omass %含有する鉛フリーはんだによって有機基板の第2面に リフローはんだ付けし、更に電子部品を、Snを主成分 とし、BiをO~3mass%または50~65mass%、AgをO.5~4.0mass%、Cu若しくは/及びInを合計O~3.0mass%含有する鉛ワーはんだによって前配第2面と反対の第1面にリフーはんだ付けするリフローはんだ付け工程と、第2面への電子部品をカバーで保護し、装着された電子部品の電子部品をカバーで保護し、装着された電子部品の電子部品をカバーで保護し、装着された電子部品の電子部品をカバーで保護し、表着された電子部品の電子部品をカバーで保護し、表着された電子部品の電子部品をカバーで保護し、表着された電子部品の電子部品をカインと、Biを3~65mass%、AgをO.5~4.0mass%。Cu若しくは大及びInを合計O~3.0mass%合有し、液相線によび下れたの間ではいたによって有機基板の第2面側からフローはんだ付けするフローはんだ付け工程とを有することを特徴とする鉛フリーはんだを用いた実装方法である。

【0015】また本発明は、電子部品を、Snを主成分 とし、Biを3~50mass%、Agを0.5~4. Omass%、Cu若しくは/及びInを合計O~3. Omass%含有する鉛フリーはんだによって有機基板 の第1面および該第1面の反対の第2面にリフローはん だ付けするリフローはんだ付け工程と、第2面への電子 部品をカバーで保護し、装着された電子部品の電極に対 して、Snを主成分とし、Biを3~65mass%、 AgをO. 5~4. Omass%、Cu若しくは/及び Inを合計0~3. Omass%含有し、液相線温度が 前記第1面へのリフロー用鉛はんだの固相線温度以上の 鉛フリーはんだによって有機基板の第2面側からフロー はんだ付けするフローはんだ付け工程とを有することを 特徴とする鉛フリーはんだを用いた実装方法である。ま た本発明は、前記鉛フリーはんだを用いた実装方法にお いて、第2面をリフローはんだ付けするときに、既にリ フローはんだ付けされた第1面の鉛フリーはんだ温度が 136.5℃以下とすることを特徴とする。また本発明 は、前記鉛フリーはんだを用いた実装方法において、第 2面側からフローはんだ付けする際、第1面のリフロー はんだ付け部に不活性ガスを吹き付けて冷却することを

【0016】以上説明したように、前記構成によれば、ガラスエポキシ基板等の有機基板の両面に、LSI、チップ部品等の電子部品を、環境汚染を低減する鉛フリーはんだを用いて、ねれ性を著しく低下させることなく、更に融点を約183℃に近づけて、脆くもなく、著しく偏析が生じることなく所望の接続強度でもってはんだ付けして接続部の信頼性を向上させることができる。

【OO17】また、前記構成によれば、ガラスエポキシ基板等の有機基板の両面に、LSI、チップ部品等の電子部品を、環境汚染を低減するSnーAgー(Biおよび/または(Cu若しくはIn等))系の鉛フリーはんだを用いて、ねれ性を著しく低下させることなく、更に融点を約183℃に近づけて、脆くもなく、著しく偏析が生じることなく所望の接続強度でもってはんだ付けし

て接続部の信頼性を向上させることができる。

[0018]

【発明の実施の形態】本発明の実施の形態について、詳細に説明する。

【0019】 [第1の実施の形態] 本発明に係るLSIやチップ部品等の電子部品をガラスエポキシ等の材質からなる有機基板の両面(第1面、第2面)に鉛フリーはんだを用いてリフローはんだ付けして実装する第1の実施の形態について、図1を用いて説明する。

【0020】環境汚染を低減する鉛フリーはんだを用い てリフロー炉によりリフローはんだ付けする際の加熱温 度は、ガラスエポキシ等の材質からなる有機基板の耐熱 温度の関係から通常220℃~235℃程度以下にする 必要がある。また、有機基板上に形成されたCu、Ni 等の電極に対してぬれ性を向上させ、更に融点を約18 3℃に近づけて、脆くもなく、著しく偏析が生じること なく所望の接続強度を確保する必要がある。図1に示す 如く、LSI3aやチップ部品3b等の電子部品3を有 機基板1の第1面1aおよび第2面1b共にリフロー用 鉛フリーはんだ5a、5bを組み合わせて実装する有機 基板への電子部品の実装において、約235℃でリフロ 一するためには、各面リフロー用鉛フリーはんだ5a、 5bの液相線温度を概ね215℃以下にする必要があ る。図4は、鉛フリーはんだであるSn-Ag-Bi3 元系において約183°Cに近い融点を得ることができる Sn-Ag、Ag-Bi 2元共晶線に沿ってBi量を変 化させたときの固相線温度9、11、液相線温度10、 12を示している。9は、鉛フリーはんだであるSn-Ag-Bi 3元合金系におけるSn-Ag2元共晶線上 の固相線温度を示す。10は、鉛フリーはんだであるS n-Ag-Bi3元合金系におけるSn-Ag2元共晶 線上の液相線温度を示す。11は、鉛フリーはんだであ るSn-Ag-Bi3元合金系におけるAg-Bi2元 共晶線上の固相線温度を示す。12は、鉛フリーはんだ であるSn-Ag-Bi3元合金系におけるAg-Bi 2元共晶線上の液相線温度を示す。これによると、Bi 量がOmass%のとき固相線温度および液相線温度共 に約221℃となるが、経験的に得られた条件として、 235℃でリフローするためには、液相線温度を215 ℃以下でなくてはならず、これを満たしてはいない。と ころが、Sn-Ag系に、InやCuを0~3mass %添加することで、固相線温度の急落を避けながら液相 線温度を約215℃以下にすることができる。しかし、 Bi量が概ね65mass%を越えるとBiの硬くて脆 い性質がはんだ材に悪影響を与えるためBi量が0~6 5mass%の範囲にあるものがリフロー用はんだとし て使用することができると考えた。

【0021】即ち、第1の実施の形態においては、LS I やチップ部品等の電子部品3を、有機基板1の両面 (第1面1aおよび第2面1b)に、Snを主成分と

し、Biを0~65mass%、Agを0.5~4.0 mass%、Cu若しくは/及びIn等を合計0~3. Omass%含有する組成のSn-Ag-(Biおよび /または(Cu若しくは I n))の鉛フリーはんだを用 いてリフローはんだ付けすることにある。特に、Agを O. 5~4. Omass%を含有させることによって、 組織の微細化が図られて機械的性質が変化し、例えばS n-58mass%Biに比べて硬くて脆い性質がなく なり、接続部において所望の信頼性を確保することがで きる。なお、ここでは、最初有機基板1の第1面1aに リフローはんだ付けし、次に有機基板 1 を反転して第 1 面1aを下にし、第2面1bにリフローはんだ付けする ものとする。この場合において、各面リフロー用鉛フリ 一はんだ5a、5bとして、固液相線温度特性が近似す るものを用いるとき、第1面1aに実装される電子部品 としてQFP-LSI等のように比較的重いものがある 場合にはこの電子部品を接着剤等を用いて有機基板1に 固定する必要がある。チップ部品などのような比較的軽 いものについては、固定しなくても、落ちてしまうこと

【0022】また、第1の実施の形態において、第2面をリフローはんだ付けするときに、既にリフローはんだ付けされた第1面の鉛フリーはんだ温度を136.5℃以下とすることが望まれる。この第1の実施の形態によれば、通常用いられるガラスエポキシ等の材質からなる有機基板1の耐熱温度以下にして、3元系鉛フリーはんだを用いてリフローはんだ付けすることを可能にすることができ、しかも有機基板1上に形成されたCu、Ni等の電極に対してぬれ性を向上させ、更に融点を約183℃に近づけて、脆くもなく、著しく偏析が生じることなく所望の接続強度を確保することができる。

【0023】 (実施例1-1) 図1に示す如く、まず、 厚さ1. 6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ: 0. 5mm、リード幅: 0. 2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-2. 8Ag-15Bi-0. 5Cu (単位:mas s%) (固相線温度:約155℃、液相線温度:約20 4°C)のはんだペースト5 a 1 により基板の第 1 面 1 a に約220℃でリフロー接続した。次に、この基板1の 第1面1aを下にして基板1の第2面1bにも第1面と 同じQFP-LSI3aとチップ部品3bを組成Sn-2. 8Ag-15Bi-0. 5Cu (単位:mass %) (固相線温度:約155℃、液相線温度:約204 ℃)のはんだペースト5 b 1 により約220℃でリフロ 一はんだ付けした。組成Sn-2.8Ag-15Bi-O. 5 Cu (単位: mass%) のはんだペーストの場 合、固相線温度は約155℃、液相線温度は約204℃ となり、液相線温度として215℃以下を満足し、23

O℃より10℃程度低い約220℃でリフロー接続をすることができる。この時、第1面1aの部品の内QFPーLSI3aのみ基板1に接着剤で固定したが、比較的軽いチップ部品3bは固定しなくても第2面1bのリフロー時に部品が落下することはなかった。

【0024】その結果、接続後の基板1の両面1a、1 bのQFP-LSI3aのリードを図5および図6に示 す方法で基板面に対して45°の方向に引っ張り、接続 部に破断が起きるまでの引っ張り荷重の最大値(これを 45°ピール強度と呼ぶことにする)を測定し、平均値 を出したところ基板両面とも約6Nとなり十分な強度が 確保されていることがわかった。即ち、第2面1bには んだペースト561を用いてリフロー接続する際、第1 面1aにリフロー接続されたはんだペースト5a1への 影響は少なく、第1面1aについても十分な接続強度を 得ることができた。なお、図5は、45°ピール試験装 置の全体を示す図である。図6は、45°ピール試験装 置における被試験試料16を治具15に取り付ける状態 を示した拡大図である。45°ピール試験装置は、電子 部品18を基板17にはんだ接続された接続部19を有 する被試験試料16を45。傾けて取り付ける治具15 と、該治具15を矢印で示すように下降させて荷重を付 与する荷重付与機構20と、接続部19の電子部品側を 引掛けるフック14と、該フック14に印加される荷重 を測定する測定手段13とによって構成される。なお、 治具15は、被測定部が測定手段13の真下に来るよう に調整される。このように構成された45°ピール試験 装置により、接続部における破断が起きるまでの45° の方向の引っ張り荷重の最大値を測定することが可能と なる。

【0025】(実施例1-2)図1に示す如く、まず、 厚さ1. 6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ: 0. 5mm、リード幅: 0. 2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6mm×3. 2mmのチップ部品 3 b を組成 S n-2. 8Ag-15Bi-0. 5Cu (単位:mas s%) (固相線温度:約155℃、液相線温度:約20 4℃)のはんだペースト5a1により基板1の第1面1 aに約220℃でリフロー接続した。次に、この基板1 の第1面1aを下にし、基板1の第2面1bにも第1面 と同じQFP-LSI3aとチップ部品3bを組成Sn -1Ag-57Bi(単位:mass%)(固相線温 度:約137℃、液相線温度:約137℃)のはんだペ ースト562により約180℃でリフローはんだ付けし た。この実施例の場合、はんだペースト562の液相線 温度約137℃を、はんだペースト5a1の固相線温度 約155℃よりも低くしたことに特徴がある。これによ り、電子部品3を基板1の第2面1bにはんだペースト 5 b 2 によりリフローはんだ付けする際、第 1 面 1 a に 施されたはんだペースト5a1に加わるリフロー温度を固相線温度約155℃の近傍にすることが可能となり、GFP-LSI等のように比較的重いものでも落下もの配はない。また、接続後の基板1の両面1a、15のGFP-LSIのリードの45°ピール強度を、図36に示す方法で測定し、平均値を出したところおよび図6に示す方法で測定し、平均値を出したところおよび図6に示す方法で測定し、平均値を出したところおよび図6に示す方法で測定し、平均値を出したところおよび図6に示す方法で測定し、平均値を出したといいのでも、はんだペースト5b2の液相線温的155℃よりも低くしてあるため、第2面1bにはんだペースト5b2を用いてリフロー接続する際、第1面16にリフロー接続されたはんだペースト5a1への影響は実施例1−1に比べてほとんどなく、第2面1bはの論、第1面1aについても十分な接続強度を得ることができた。

【0026】 [第2の実施の形態] 本発明に係るLSI やチップ部品等の電子部品をガラスエポキシ等の材質か らなる有機基板の表面(第1面)に鉛フリーはんだを用 いてリフローはんだ付けし、有機基板の表面(第1面) 側より挿入部品を挿入し、裏面(第2面)に鉛フリーは んだを用いてフローはんだ付けを行って実装する第2の 実施の形態について、図2を用いて説明する。環境汚染 を低減する鉛フリーはんだを用いてリフロー炉によりリ フローはんだ付けする際の加熱温度は、ガラスエポキシ 等の材質からなる有機基板の耐熱温度の関係から通常 2 20℃~235℃程度以下にする必要がある。図4は、 鉛フリーはんだであるSnーAg-Bi3元系において 約183℃に近い融点を得ることができるSn-Ag、 Ag-Bi2元共晶線に沿ってBi量を変化させたとき の固相線温度9、11、液相線温度10、12を示して いる。これによると、Bi量がOmass%のとき固相 線温度および液相線温度共に約221℃となるが、経験 的に得られた条件として、約235℃でリフローするた めには、液相線温度を215℃以下でなくてはならず、 これを満たしてはいない。ところが、Sn-Ag系に、 InやCuをO~3mass%添加することで、固相線 温度の急落を避けながら液相線温度を215℃以下にす ることができる。しかし、Bi量が概ね65mass% を越えるとBiの硬くて脆い性質がはんだ材に悪影響を 与えるためBi量が0~65mass%の範囲にあるも のがリフロー用はんだとして使用することができると考 えた。また、有機基板上に形成されたCu、Ni等の電 極に対してぬれ性を向上させ、更に融点を約183℃に 近づけて、脆くもなく、著しく偏析が生じることなく所 望の接続強度を確保する必要がある。

【0027】更に、フローはんだ付けは、溶融はんだが 有機基板に接触する時間が数秒と短いけれども、既には んだ付けされたリフロー面のはんだを保護する必要があ る。図2に示すように、LSI3aやチップ部品3b等 の各電子部品3を、有機基板1の表面(第1面)1aに

リフロー用鉛フリーはんだ5cを用いてリフローはんだ 付けを行い、この有機基板1の第1面側より挿入部品4 を挿入し、その裏面(第2面)16に鉛フリーはんだ7 a を用いてフローはんだ付けを行なう混載実装を行なう 際、まず第1面1aへのリフロー用鉛フリーはんだ5c に、狭い固液共存温度幅を持ったはんだでリフローはん だ付けした場合、フローはんだ付け時に基板1に加わる 熱で、リフローしたはんだが溶融しても、Biが多く含 まれた固くて脆い相の偏析は少なく、部品3の接続強度 低下は起こりにくい。そして、リフロー用鉛フリーはん だ5cとしてこの条件を満たすのは、Snを主成分と し、Agを0.5~4.0mass%、Cu若しくは/ 及びIn等を合計0~3. Omass%含有する組成の Sn-Ag-(Biおよび/または(Cu若しくはI n)) の鉛フリーはんだにおいて、Bi量が概ね0~3 mass%の場合と、概ね50~65mass%の場合 であり、このときフロー用はんだ7aのBi量は0~6 5mass%とすることができる。

【0028】一方、第1面1aへのリフロー用はんだ5 cに、広い固液共存温度幅を持ったはんだでリフローは んだ付けした場合、つまり、第1面1aへのリフロー用 鉛フリーはんだ5cとして、Snを主成分とし、Biを 0~65mass%、Ag&O. 5~4. Omass %、Cu若しくは/及びIn等を合計O~3. Omas s%含有する組成のSn-Ag-(Biおよび/または (Cu若しくはIn))の鉛フリーはんだにおいて、B i量が概ね3~50mass%の場合、フロー用はんだ のBi量を3~65mass%の範囲より選び、第1面 のリフロー用鉛フリーはんだ5cの固相線温度を、第2 面のフロー用鉛フリーはんだフaの液相線温度以上とす ることにより、フローはんだ付け時に基板に加わる熱 で、リフローしたはんだ5cを溶融させないようにする ことができる。特に、AgをO. 5~4. Omass% を含有させることによって、組織の微細化が図られて機 械的性質が変化し、例えばSn-58mass%Biに 比べて硬くて脆い性質がなくなり、接続部において所望 の信頼性を確保することができる。なお、この第2の実 施の形態において、第2面側からフローはんだ付けする 際、第1面のリフローはんだ付け部に不活性ガスを吹き 付けて冷却することが好ましい。

【0029】以上説明したように、第2の実施の形態によれば、通常用いられるガラスエポキシ等の材質からなる有機基板1の耐熱温度以下にして、上記鉛フリーはんだを用いて片面(第1面)へのリフローはんだ付けと片面(第2面)へのフローはんだ付けとをすることを可能にすることができ、しかも有機基板1上に形成されたCu、Ni等の電極に対してぬれ性を向上させ、更に融点を約183℃に近づけて、脆くもなく、著しく偏析が生じることなく所望の接続強度を確保することができる。【0030】(実施例2-1)図2に示す如く、まず、

厚さ1. 6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ: 0. 5mm、リード幅: 0. 2mm、4辺のリード 本数:208、寸法32mm角のQFPーLSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-2. 8Ag-15Bi-0. 5Cu (単位: mas s%) (固相線温度:約155℃、液相線温度:約20 4℃)の広い固液共存温度幅を持ったはんだペースト5 c 1により有機基板 1 の第 1 面 1 a に約 2 2 0 ℃でリフ ロー接続した。次に、この基板1の第1面1a側より插 入部品4を挿入し、裏面(第2面)1bに約150℃に したSn-1Ag-57Bi (単位:mass%) (固 相線温度:約137℃、液相線温度:約137℃)の噴 流はんだを当て、フロー用はんだ7a1によるフローは んだ付けを行なった。その結果、接続後の基板1の第1 面1aのQFP-LSIのリードの45°ピール強度 を、図5および図6に示す方法で測定し、平均値を出し たところ基板両面とも約6Nとなり十分な強度が確保さ れていることがわかった。即ち、フロー用はんだフa1 の液相線温度約137℃を、はんだペースト5c1の固 相線温度約155℃よりも低くしてあるため、第2面1 bにフロー用はんだ7a1を用いてリフロー接続する 際、第1面1aにリフロー接続されたはんだペースト5 c 1への影響はほとんどなく、第2面1bは勿論、第1 面1aについても十分な接続強度を得ることができた。 【0031】(実施例2-2)図2に示す如く、まず、 厚さ1. 6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ:0. 5mm、リード幅:0. 2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-4Ag-1Cu(単位:mass%)(固相線温 度:約215℃、液相線温度:約215℃)の狭い固液 共存温度幅を持ったはんだペースト5 c 2 により基板 1 の第1面1aに約230℃でリフロー接続した。次に、 この基板1の第1面1a側より挿入部品4を挿入し、裏 面(第2面)1bに約215℃にしたSn-2.8Ag — 1 5 B i — 0. 5 C u(単位:m a s s %)(固相線 温度:約155℃、液相線温度:約204℃)の噴流は んだを当て、フロー用はんだ7a2によるフローはんだ 付けを行なった。その結果、接続後の基板1の第1面1 aのQFP-LSIのリードの45°ピール強度を、図 5 および図6に示す方法で測定し、平均値を出したとこ ろ基板両面とも約6Nとなり十分な強度が確保されてい ることがわかった。即ち、第2面16にフロー用はんだ 7a2を用いてリフロー接続する際、第1面1aにリフ ロー接続されたはんだペースト5c2への影響はほとん どなく、第2面1bは勿論、第1面1aについても十分 な接続強度を得ることができた。

【0032】(実施例2-3)図2に示す如く、まず、

鍋箔厚18μmのガラスエポキシ基板1にリードピッ チ: 0. 5mm、リード幅: 0. 2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-1Ag-57Bi(単位:mass%)(固相線温 度:約137℃、液相線温度:約137℃)の狭い固液 共存温度幅を持ったはんだペースト5c3により基板1 の第1面1aに約180℃でリフロー接続した。次に、 この基板1の第1面1a側より挿入部品4を挿入し、裏 面 (第2面) 1 bに約220℃にしたSn-2. 8Ag ー15Bi−0.5Cu(単位:mass%)(固相線 温度:約155℃、液相線温度:約204℃)の噴流は んだを当て、フロー用はんだ7 a 2によるフローはんだ 付けを行なった。このとき、フロー用はんだフョ2の液 相線温度約204℃が、はんだペースト5c3の固相線 温度約137℃よりも著しく高く、裏面(第2面)16 に約220℃にしたSn-2.8Ag-15Bi-0. 5Cu(単位:mass%)の噴流はんだが当るため、 第1面のリフローを行なった接続部のフロー用はんだ5 c3は一度完全に溶融後凝固することになった。その結 果、接続後の基板1の第1面1aのQFP-LSIのリ ードの45°ピール強度を、図5および図6に示す方法 で測定し、平均値を出したところ基板両面とも約6Nと なり十分な強度が確保されていることがわかった。即 ち、フロー用はんだ7a2の液相線温度約204℃が、 はんだペースト5 c 3 の固相線温度約 1 3 7 ℃よりも高 くなって、第2面1bにフロー用はんだフa2を用いて リフロー接続する際、フロー用はんだ5c3は一度完全 に溶融後凝固したとしても第2面16は勿論、第1面1 aについても十分な接続強度を得ることができた。 【0033】 [第3の実施の形態] 本発明に係るLSI やチップ部品等の電子部品をガラスエポキシ等の材質か らなる有機基板の表面(第1面)および裏面(第2面) に鉛フリーはんだを用いてリフローはんだ付けし、有機 基板の表面(第1面)側より挿入部品を挿入し、裏面 (第2面) に鉛フリーはんだを用いてフローはんだ付け を行って実装する第2の実施の形態について、図3を用 いて説明する。環境汚染を低減する鉛フリーはんだを用 いてリフロー炉によりリフローはんだ付けする際の加熱 温度は、ガラスエポキシ等の材質からなる有機基板の耐 熱温度の関係から通常220℃~235℃程度以下にす る必要がある。図4は、鉛フリーはんだであるSn-A g-Bi3元系において183℃に近い融点を得ること ができるSn-Ag、Ag-Bi2元共晶線に沿ってB i量を変化させたときの固相線温度9、11、液相線温 度10、12を示している。これによると、Bi量が0 mass%のとき固相線温度および液相線温度共に約2

21℃となるが、経験的に得られた条件として、235

℃でリフローするためには、液相線温度を215℃以下

厚さ1.6mm、縦90mm、横140mm、基板面の

でなくてはならず、これを満たしてはいない。ところが、Sn-Ag系に、InやCuをO~3mass%添加することで、固相線温度の急落を避けながら液相線温度を215℃以下にすることができる。しかし、Bi量が概ね65mass%を越えるとBiの硬くて脆い生態を与えるためBi量がO~65mass%の範囲にあるものがリフロー用はんだとして使用することができると考えた。また、有機基板上に形成されたCu、Ni等の電極に対して脆くもなく、をできると考えた。また、有機基板上に形成できるとができると考えた。また、有機基板上に形成できることができると考えた。また、有機基板上に形成できることができると考えた。また、有機基板上に形成できることができるとなく所望の接続強度を確保する必要がある。更に、フローはんだ付けは、溶融はんだが有機基板に接触する時間が数秒と短いけれども、既にはんだ付けされたリフロー面のはんだを保護する必要がある。

【0034】図3に示す如く、各電子部品3を、有機基 板1の裏面(第2面)1bにリフロー用鉛フリーはんだ 5 e を用いてリフローはんだ付けを行ない、次に、第 1 面1aが下になるように有機基板1を反転させ、電子部 品3をその表面(第1面)1aにもリフロ―用鉛フリー はんだ5dを用いてリフローはんだ付けを行なう。次 に、この有機基板1の第1面側より挿入部品4を挿入 し、既に実装された第2面16の電子部品3に溶融はん だがかからないようにカバーで保護する。ついで、第2 面1bにフロー用鉛フリーはんだフbによりフローはん だ付けを行なう。第1面1aと第2面1bとに、Snを 主成分とし、Biを0~65mass%、Agを0.5 ~4. Omass%、Cu若しくは/及びIn等を合計 0~3. Omass%含有する組成のSn-Ag-(B i および/または(Cu若しくはIn))の鉛フリーは んだにおいて、狭い固液共存温度幅を持ったはんだ(B i量が概ね0~3mass%、および概ね50~65m ass%)5d、5eでリフローはんだ付けした場合、 第2面16のフローはんだ付け時に基板1に加わる熱 で、リフローしたはんだ5d、5eが溶融しても、Bi が多く含まれた固くて脆い相の偏析は少なく、部品の接 続強度低下は起こりにくい。そして、この条件を満たす のは、Bi量が概ね0~3mass%の場合と、概ね5 0~65mass%の場合であり、このときフロー用は んだのBi量は0~65mass%とすることができ る。一方、第1面1aまたは第2面1bへのリフロー用 鉛フリーはんだ5d、5eの少なくともどちらか一方 に、広い固液共存温度幅を持ったはんだ(Bi量が概ね 3~65mass%) を用いてリフローはんだ付けした 場合、つまり、少なくともどちらか一方のはんだのBi 量が概ね3~50mass%の場合、第2面1bへの上 記組成のはんだSn-Ag-(Biおよび/または(C u若しくはIn))の鉛フリーはんだにおいて、Bi量 を3~65mass%の範囲より選び、第1面の広い固 液共存温度幅を持ったリフロー用鉛フリーはんだ5dま たは5 eの固相線温度を、第2面16へのフローはんだ の液相線温度以上にすることによって、フローはんだ付け時に基板に加わる熱で、リフローしたはんだ5 d、5 eを溶融しないようにすることができる。なお、この第3の実施の形態において、第2面側からフローはんだ付けする際、第1面のリフローはんだ付け部に不活性ガスを吹き付けて冷却することが好ましい。

【0035】以上説明したように、第3の実施の形態によれば、通常用いられるガラスエポキシ等の材質からなる有機基板1の耐熱温度以下にして、上記鉛フリーはんだを用いて両面へのリフローはんだ付けと片面へのフローはんだ付けとをすることを可能にすることができ、しかも有機基板1上に形成されたCu、Ni等の電極に対してぬれ性を向上させ、更に融点を約183℃に近づけて、脆くもなく、著しく偏析が生じることなく所望の接続強度を確保することができる。

【0036】 (実施例3-1) 図3に示す如く、まず、 厚さ1. 6mm、縦90mm、横140mm、基板面の 鋼箔厚18μmのガラスエポキシ基板1にリードピッ チ:0.5mm、リード幅:0.2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-2.8Ag-15Bi-0.5Cu (単位:mas s%) (固相線温度:約155℃、液相線温度:約20 4°C) のはんだペースト5 e 1 により基板 1 の第 2 面 1 bに約220℃でリフロー接続した。次に、この基板1 を反転させて第1面1aを上にして基板1の第1面1a にも第2面と同じQFP-LSI3aとチップ部品3b を組成Sn-2.8Ag-15Bi-0.5Cu (単 位:mass%) (固相線温度:約155℃、液相線温 度:約204℃)のはんだペースト5 d 1 により約22 0℃でリフローはんだ付けした。このとき、第2面1b への部品3の内比較的重いQFP-LSIのみ基板1に 接着剤で固定したが、比較的軽いチップ部品は固定しな くても第1面1aのリフロー時に部品が落下することは なかった。そして、次に、この基板1の第1面側より挿 入部品4を挿入し、その裏面(第2面)16の既にリフ ロー接続された電子部品3に溶融はんだがかからないよ うにカバー(図示せず)で保護し、第2面16に約15 O°CにしたSn-1Ag-57Bi (単位:mass %) (固相線温度:約137℃、液相線温度:約137 ℃)の噴流はんだを当て、フロー用はんだ761により フローはんだ付けを行なった。この実施例3-1の場 合、両面1a、1bへのリフロー用はんだ5d1、5e 1の固相線温度約155℃を、第2面16へのフロー用 はんだ761の液相線温度約137℃以上にすることに よって、フローはんだ付け時に基板に加わる熱で、リフ ローしたはんだ5d1、5e1を溶融しないようにする ことができる。

【0037】その結果、接続後の基板両面のQFP-L SIのリードの45°ピール強度を、図5および図6に 示す方法で測定し、平均値を出したところ基板両面とも約6Nとなり十分な強度が確保されていることがわかった。即ち、フロー用はんだ7b1の液相線温度約137℃を、はんだペースト5d1、5e1の固相線温度約155℃よりも低くしてあるため、第2面1bにフロー用はんだ7b1を用いてリフロー接続する際、第1面1aおよび第2面1bにリフロー接続されたはんだペースト5d1、5e1への影響はほとんどなく、第2面1bは勿論、第1面1aについても十分な接続強度を得ることができた。

【0038】 (実施例3-2) 図3に示す如く、まず、 厚さ1. 6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ: 0. 5mm、リード幅: 0. 2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法1. 6mm×3. 2mmのチップ部品3bを組成S n-4Ag-1Cu(単位:mass%)(固相線温 度:約215℃、液相線温度:約215℃)のはんだペ ースト5e2により基板1の第2面1bに約230℃で リフロー接続した。次に、この基板 1 を反転させて第 1 面1aを上にして基板1の第1面1aにも第2面1bと 同じQFP-LSI3aとチップ部品3bを組成Sn-4 A g - 1 C u (単位: mass%) (固相線温度:約 215℃、液相線温度:約215℃)のはんだペースト 5 d 2 により約230℃でリフローはんだ付けした。こ のとき、第2面16への部品3の内比較的重いQFP-LSIのみ基板1に接着剤で固定したが、比較的軽いチ ップ部品は固定しなくても第1面のリフロー時に部品が 落下することはなかった。そして、次に、この基板の第 1面側より挿入部品4を挿入し、その裏面(第2面)1 bの既にリフロー接続された電子部品3に溶融はんだが かからないようにカバー(図示せず)で保護し、第2面 1 bに約2 15℃にしたSn-2.8Ag-15Bi-0. 5 Cu (単位: mass%) (固相線温度:約15 5℃、液相線温度:約204℃)の噴流はんだを当て、 フロー用はんだフb2によりフローはんだ付けを行なっ t:。

【0039】この実施例3-2の場合、両面1a、1bへのリフロー用はんだ5d2、5e2の固相線温度約215℃を、第2面1bへのフロー用はんだ7b2の液相線温度約204℃以上にすることによって、フローはんだ付け時に基板に加わる熱で、リフローしたはんだ5d2、5e2を溶融しないようにすることができる。

【0040】その結果、接続後の基板両面のQFP-LSIのリードの45°ピール強度を、図5および図6に示す方法で測定し、平均値を出したところ基板両面とも約6Nとなり十分な強度が確保されていることがわかった。即ち、フロー用はんだ7b2の液相線温度約204℃を、はんだペースト5d2、5e2の固相線温度約215℃よりも低くしてあるため、第2面1bにフロー用

はんだ7 b 2 を用いてリフロー接続する際、第1面1 a および第2面1 b にリフロー接続されたはんだペースト5 d 2、5 e 2への影響はほとんどなく、第2面1 b は勿論、第1面1 a についても十分な接続強度を得ることができた。

【0041】(実施例3-3)図3に示す如く、まず、 厚さ1.6mm、縦90mm、横140mm、基板面の 銅箔厚18μmのガラスエポキシ基板1にリードピッ チ:0.5mm、リード幅:0.2mm、4辺のリード 本数:208、寸法32mm角のQFP-LSI3aと 寸法 1. 6 mm×3. 2 mmのチップ部品 3 b を組成 S n-4Ag-1Cu(単位:mass%)(固相線温 度:215℃、液相線温度:215℃)のはんだペース ト5 e 2により基板1の第2面1bに約230℃でリフ ロー接続した。次に、この基板1を反転し、第1面1a を上にして基板1の第1面1aにも第2面と同じQFP ーLSI3aとチップ部品3bを組成Sn-2.8Ag - 15Bi-0.5Cu (単位: mass%) (固相線 温度:約155℃、液相線温度:約204℃)のはんだ ペースト5d3により約220℃でリフローはんだ付け した。このとき、第2面1bの部品の内比較的重いQF P-LSI3aのみ基板1に接着剤で固定したが、比較 的軽いチップ部品は固定しなくても第1面1aへのリフ ロ一時に部品が落下することはなかった。そして次に、 この基板1の第1面側より挿入部品4を挿入し、その裏 面(第2面)の既にリフロー接続された電子部品3に溶 融はんだがかからないようにカバー(図示せず)で保護 し、第2面に約150℃にしたSn-1Ag-57Bi (単位:mass%) (固相線温度:137℃、液相線 温度:137℃)の噴流はんだを当て、フロー用はんだ 7 b 1 によりフローはんだ付けを行なった。

【0042】この実施例3-3の場合、第1面1aへの リフロー用はんだ5d3の固相線温度約155℃、およ び第2面1bへのリフロー用はんだ5e2の固相線温度 約215℃を、第2面16へのフロー用はんだ761の 液相線温度約137℃以上にすることによって、フロー はんだ付け時に基板に加わる熱で、リフローしたはんだ 5d3、5e2を溶融しないようにすることができる。 その結果、接続後の基板両面のQFP-LSIのリード の45°ピール強度を、図5および図6に示す方法で測 定し、平均値を出したところ基板両面とも約6Nとなり 十分な強度が確保されていることがわかった。即ち、フ ロー用はんだ7 b 1 の液相線温度約137℃を、はんだ ペースト5 d 3 の固相線温度約 1 5 5 ℃、およびはんだ ペースト5e2の固相線温度約215℃よりも低くして あるため、第2面1bにフロー用はんだ7b1を用いて リフロー接続する際、第1面1aおよび第2面1bにリ フロー接続されたはんだペースト5 d 3、5 e 2への影 響はほとんどなく、第2面1bは勿論、第1面1aにつ いても十分な接続強度を得ることができた。

【0043】以上説明したように本発明は、第1面における鉛フリーはんだの固相線温度が、第2面における鉛フリーはんだの液相線温度以上である鉛フリーはんだによって有機基板の第1面および第2面からなる両面の各々に電子部品を接続して構成することによって両面共に十分な接続強度を得ることができる。

【0044】また、本発明は、電子部品を、鉛フリーはんだによって有機基板の第1面にリフローはんだ付けするリフローはんだ付け工程と、装着された電子部品の電極に対して、液相線温度が前配第1面における鉛フリーはんだの固相線温度以下の鉛フリーはんだによって有機基板の第1面の反対の第2面側からフローはんだ付けするフローはんだ付け工程とを有する鉛フリーはんだを用いた実装方法によって両面共に十分な接続強度を得ることができる。

#### [0045]

【発明の効果】本発明によれば、ガラスエポキシ基板等 の有機基板の両面に、LSI、チップ部品等の電子部品 を、環境汚染を低減する鉛フリーはんだを用いて、ねれ 性を著しく低下させることなく、更に融点を約183℃ に近づけて、脆くもなく、著しく偏析が生じることなく 所望の接続強度でもってはんだ付けして接続部の信頼性 を向上させることができる効果を奏する。また、本発明 によれば、ガラスエポキシ基板等の有機基板の両面に、 LSI、チップ部品等の電子部品を、環境汚染を低減す るSnーAgー(Biおよび/または(Cu若しくはI n等))系の鉛フリーはんだを用いて、ねれ性を著しく 低下させることなく、更に融点を約183℃に近づけ て、脆くもなく、著しく偏析が生じることなく所望の接 続強度でもってはんだ付けして接続部の信頼性を向上さ せることができる効果を奏する。また、本発明によれ ば、Sn-Ag-Bi系鉛フリーはんだを用いてガラス エポキシ基板等の有機基板へのLSI、チップ部品等の 電子部品の表面実装とその裏面への表面実装や挿入部品 実装を行い、フローはんだ付けの際の部品はずれ、接続 部の強度低下を起こさずにリフローはんだ付けとフロー はんだ付けとが可能となる。

## 【図面の簡単な説明】

【図1】本発明に係る第1面リフローと第2面リフローの組み合わせの鉛フリーはんだを用いた混載実装基板を示す正面図である。

【図2】本発明に係る第1面リフローと第2面フローの 組み合わせの鉛フリーはんだを用いた混載実装基板を示 す正面図である。

【図3】本発明に係る第1面リフロー、第2面リフロー、第1面フローの組み合わせの鉛フリーはんだを用いた混載実装基板を示す正面図である。

【図4】本発明に係るSnーAg、AgーBi2元共晶線に沿ったSnーAgーBi系3元合金の固液相線温度の関係を示す図である。

【図5】45°ピール試験装置の概略構成を示す図である。

【図6】45°ピール試験装置における表面実装用部品取り付け部を示す拡大図である。

### 【符号の説明】

1…有機基板、1 a…第1面、1 b…第2面、3…電子 部品、3 a…LSI、3 b…チップ部品、4…挿入部 品、5 a~5 e…リフロー用鉛フリーはんだ、7 a、7 b…フロー用鉛フリーはんだ、9…Sn-Ag-Bi3元合金系におけるSn-Ag2元共晶線上の固相線温度、10…Sn-Ag-Bi3元合金系におけるSn-Ag2元共晶線上の液相線温度、11…Sn-Ag-Bi3元合金系におけるAg-Bi2元共晶線上の固相線温度、12…Sn-Ag-Bi3元合金系におけるAg-Bi2元共晶線上の液相線温度

